

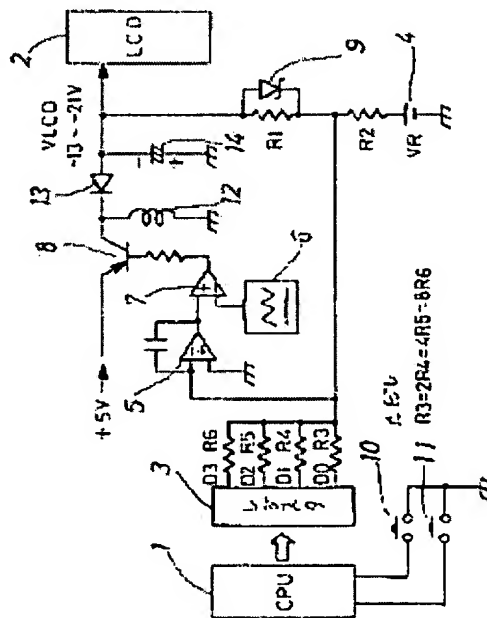
JP (Japan)
POWER SUPPLY CIRCUIT
1991-278208 (1991.12.09)

(Kind of Document) :A (Unexamined Publication) (Application Number) :1990-080218
(1990.03.28) (Inventor) :KIMURA YOSHIJI (Assignee) :SEIKO EPSON CORP,

대표출원인명 : SEIKO EPSON CORPORATION (A00348)

■(57)요약 (Abstract) :PURPOSE: To obtain a constant voltage power supply having a variable output voltage by an inexpensive circuit by providing the power supply circuit with a voltage negative feedback circuit, a logical register and a means for injecting a current proportional to the bit weight of the output of the logical register to the voltage negative feedback circuit.

CONSTITUTION: When the absolute value of an output voltage VLCD outputted from the power supply circuit is increased, the voltage of the inverted input of an operational amplifier 5 becomes smaller than the input voltage OV of the non-inverted input of the amplifier 5 and the output voltage of the amplifier 5 is boosted. Thereby, a period during which the triangular wave voltage of the inverted input is higher than the non-inverted input voltage of a voltage comparator 7 is reduced and the ON time of a switching transistor (TR) 8 to the whole time is shortened. Thereby, the absolute value of the output voltage VLCD is reduced and the output voltage VLCD is returned to a set voltage. If the output voltage VLCD of the power supply circuit is reduced, the power supply circuit is operated so as to be restored to the set voltage by the reverse procedure of said one.



⑮ Int. Cl.⁵

G 05 F 1/10
H 02 M 3/155

識別記号

3 0 2 B
H

庁内整理番号

6340-5H
7829-5H

⑬ 公開 平成3年(1991)12月9日

審査請求 未請求 請求項の数 1 (全4頁)

⑭ 発明の名称 電源回路

⑯ 特 願 平2-80218

⑰ 出 願 平2(1990)3月28日

⑱ 発 明 者 木 村 佳 司 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

⑲ 出 願 人 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号

⑳ 代 理 人 弁理士 鈴木 喜三郎 外1名

明 細 書

1. 発明の名称

電源回路

2. 特許請求の範囲

電圧負帰還回路と、出力電圧設定用の論理レジスタと、前記論理レジスタの出力のビット重みに比例した電流を前記電圧負帰還回路に注入する手段を少なくとも備えており、さらに前記電圧負帰還回路の負帰還動作によって前記出力電圧を制御する手段を備えていることを特徴とする電源回路。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は論理回路によって出力電圧が可変な定電圧電源回路に関する。

〔従来の技術〕

従来、情報機器の液晶表示体の駆動電源におい

て、論理回路によって駆動電圧が可変な電源回路の回路図は第2図の様であった。

液晶表示体21は液晶の温度によって最適な駆動電圧が異なるため、情報機器の使用者は使用温度が変わる度に液晶表示体の駆動電圧を調整しながら使用していた。一般に液晶表示体の駆動電圧は負電圧である。液晶表示体の駆動電圧の絶対値を高めるときにはスイッチ22を押し、逆に駆動電圧の絶対値を低めるときにはスイッチ23を押すという操作を行う。

レジスタ24はCPUブロック25が書き込んだデータ値を保持する。DAコンバータ26はレジスタ24の出力データ値に対して線形な電圧を出力する。レジスタ24の出力データ値が大きければ、DAコンバータ26の出力電圧も大きくなる。レジスタ24の出力データ値が小さければDAコンバータ26の出力電圧も小さくなる。DAコンバータ26の出力電圧はDC-DCコンバータ27の基準電圧になっており、基準電圧が高くなるとDC-DCコンバータ27の出力電圧の絶

対値が大きくなり、基準電圧が低くなるとDC-DCコンバータ27の出力電圧の絶対値が小さくなる。

スイッチ22が押させるとその操作をCPU25が認識し、レジスタ24の出力データ値を1だけ増加させる。するとDAコンバータ26の出力電圧が高くなり、DC-DCコンバータ27の出力電圧、つまり液晶駆動電圧の絶対値が大きくなる。スイッチ23が押されると、逆の要領で液晶表示体駆動電圧の絶対値が小さくなる。

【発明が解決しようとする課題】

しかしながら、市販のDAコンバータは値段が高いという欠点があった。また、DAコンバータを固定抵抗器を組み合わせて構成すると部品点数が多くなり、実装面積が広くなるといった欠点があった。

本発明の目的は安価で実装面積が少なく、かつ、論理回路によって出力電圧が可変な定電圧の電源回路を提供することにある。

【課題を解決するための手段】

が最下位ビットになる。4は基準電圧VRを発生する基準電源。5は演算増幅器でその非反転入力にはアース極に接続されている。6は三角波発生器で30KHz前後の一定した周波数の三角波を7の電圧比較器の反転入力に供給している。7はオープンコレクタ型の電圧比較器で、反転入力電圧が非反転入力電圧より高い時、出力がローレベルになり、スイッチングトランジスタ8をオンにする。8はスイッチングトランジスタでこれがオン、オフを繰り返すことにより後段のインダクタ12がフライバック方式で負電圧を発生し、それをダイオード13で整流し、コンデンサ14で平滑することにより安定した負電圧出力VLCDを得ている。9は定電圧ダイオードである。10は液晶表示体2の駆動電圧VLCDの電圧を上げたいときに使用者が押すブッシュスイッチ。11は液晶表示体2の駆動電圧VLCDの電圧を下げたいときに使用者が押すブッシュスイッチ。

仮にこの電源回路の出力電圧VLCDの絶対値が大きくなったとする。演算増幅器5の反転入力

本発明の電源回路は従来のようなDAコンバータを必要としない構成になっており、電圧負帰還回路と、出力電圧設定用の論理レジスタと、前記論理レジスタの出力のビット量に比例した電流を前記電圧負帰還回路に注入する手段を少なくとも備えており、さらに前記電圧負帰還回路の負帰還動作によって前記出力電圧を制御する手段を備えていることを特徴とする。

【実施例】

以下、本発明について実施例に基づいて詳細に説明する。

第1図は本発明の電源回路を使用した情報機器のブロック図である。1は情報機器のCPUブロック。2は液晶表示体。3は液晶駆動電圧VLCDの電圧を決定する4bitのレジスタでその出力はCPUブロック1によって書き込まれた値を保持する。論理出力がハイレベルの時の出力電圧はVH、論理出力がローレベルの時の出力電圧は0Vである。データはD3が最上位ビットでD0

の電圧が非反転入力の入力電圧0Vより小さくなり、演算増幅器5の出力電圧は高くなる。その結果、電圧比較器7の非反転入力電圧より反転入力の三角波電圧の方が高くなる時間が減り、全体の時間に対してスイッチングトランジスタ8がオンになる時間が少なくなる。そのため出力電圧VLCDの絶対値は小さくなり、この結果出力電圧VLCDは設定された電圧に戻る。

仮にこの電源回路の出力電圧VLCDの絶対値が小さくなったとすると、上記と逆の手順で出力電圧VLCDを設定された電圧に戻す様に動作する。

この様にこの電源回路は主に演算増幅器5、三角波発生器6、電圧比較器7、スイッチングトランジスタ8、インダクタ12、ダイオード13、コンデンサ14及び抵抗R1などによって負帰還回路が形成され、電圧負帰還が掛けられており、出力は定電圧に安定化されている。

出力電圧VLCDは以下の式によって求められ

る。

$$V_{LCD} = \frac{R_1}{R_2} \cdot V_R + \frac{R_1}{R_3} \cdot V_H$$

$$\cdot (8D_3 + 4D_2 + 2D_1 + D_0)$$

ただし

$R_3 = 2R_4 = 4R_5 = 8R_6$ となる様な抵抗値を使用する。

$D_0 \sim D_3$ はレジスタ3の出力ビットの状態を表し、ビット出力が0Vの時は0、ビット出力がVHの時は1の値をとる。

情報機器の電源投入時はレジスタ3にはCPUブロック1によって初期値が書き込まれ、VLCDには初期電圧が出力される。

情報機器の使用者が液晶表示体2の駆動電圧の絶対値を高くしたい場合にはプッシュスイッチ10を押す。するとCPUブロック1がそれを検出し、レジスタ3のバイナリ値を1ずつ増やしてい

く、それに比例して液晶表示体2の駆動電圧VLCDの絶対値が上昇する。プッシュスイッチ10を離すとCPUブロック1はレジスタ3への書き込みを止め、VLCDの上昇は停止する。

情報機器の使用者が液晶表示体2の駆動電圧の絶対値を低くしたい場合にはプッシュスイッチ11を押す。前と同じ要領で液晶表示体2の駆動電圧VLCDの駆動電圧の絶対値が下降する。

また、定電圧ダイオード9は出力電圧の絶対値の最大値を制限する目的で取り付けられたものである。

〔発明の効果〕

本発明は以上説明した様に、論理回路によって出力電圧が可変な定電圧電源を、部品点数が少なくかつ安価な回路で実現できる効果がある。

4. 図面の簡単な説明

第1図は、本発明にかかる電源回路の回路ブロック図、第2図は従来の電源回路の回路ブロック

-7-

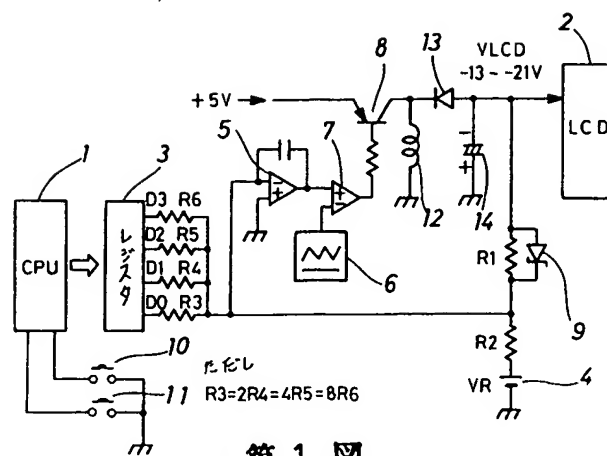
-8-

図である。

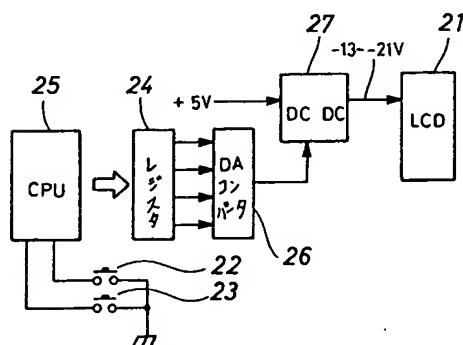
- 1、25・・・CPUブロック
- 2、21・・・液晶表示体
- 3、24・・・レジスタ
- 4・・・基準電源
- 5・・・演算増幅器
- 6・・・三角波発生回路
- 7・・・電圧比較器
- 8・・・スイッチングトランジスタ
- 9・・・定電圧ダイオード
- 10、11、22、23・・・押しボタン式スイッチ
- 26・・・DAコンバータ
- 27・・・DC-DCコンバータ

以上

出願人 セイコーエプソン株式会社
代理人 弁理士 鈴木喜三郎 他一名



第 1 図



第 2 図